

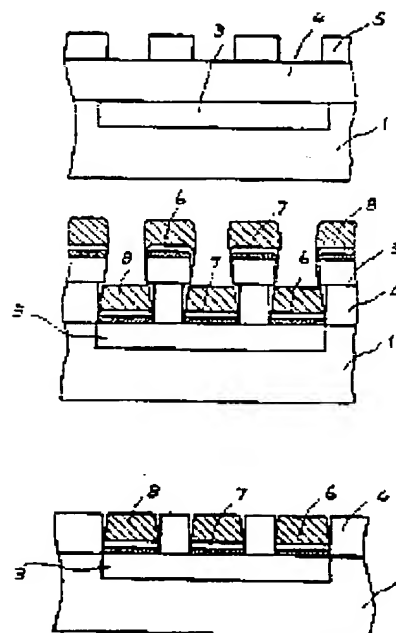
MANUFACTURE OF ELECTRODE OF COMPOUND SEMICONDUCTOR DEVICE

Patent number: JP63239941
Publication date: 1988-10-05
Inventor: INOUE TOMOTOSHI; NAGAOKA MASAMI; UCHITOMI NAOTAKA
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
- international: H01L21/28
- european:
Application number: JP19870071693 19870327
Priority number(s): JP19870071693 19870327

Abstract of JP63239941

PURPOSE: To obtain an excellent ohmic characteristic all the time stably, by forming laminated films comprising a first Ge layer, a second Ni layer and a third Al layer or an alloy layer including Al, performing heat treatment, and specifying the thickness of the second layer within a specified range.

CONSTITUTION: On a compound semiconductor substrate 1, the following layers are sequentially laminated: a first layer 6 comprising Ge; a second layer 7 comprising Ni; and a third layer 8 comprising Al or alloy including Al. The laminated films undergo heat treatment. The electrode of a compound semiconductor device is formed in this way. At this time, the thickness of the second layer 7 is made to be in a range of 350-1,000 Angstrom. For example, SiO₂ 4 is deposited on the GaAs substrate 1, in which an ion implanted region 3 is formed. After openings are provided only in electrode forming regions, electrode materials are deposited in the order of the Ge 6, the Ni 7 and the Al 8. The thickness of the Ni film 7 is made to be 500 Angstrom. Then, the electrode materials 6-8 other than the electrode forming regions are removed together with photoresist 5. The device is heated with an infrared-ray lamp in an N₂ atmosphere. The GaAs conductor layer 3 and the electrode materials 6-8 are made to be alloy, and ohmic junction is formed.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-239941

⑬ Int.Cl.⁴
H 01 L 21/28識別記号
3 0 1庁内整理番号
B-7638-5F

⑭ 公開 昭和63年(1988)10月5日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 化合物半導体装置の電極の製造方法

⑯ 特 願 昭62-71693

⑰ 出 願 昭62(1987)3月27日

⑱ 発 明 者 井 上 智 利 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究
所内

⑱ 発 明 者 長 岡 正 見 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究
所内

⑱ 発 明 者 内 富 直 隆 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究
所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地
⑲ 代 理 人 弁 理 士 則 近 憲 佑 外1名

明 細 書

1. 発明の名称

化合物半導体装置の電極の製造方法

2. 特許請求の範囲

(1) 化合物半導体基体上にGeからなる第1層、Niからなる第2層、Al又はAlを少なくとも含む合金からなる第3層を順次積層する工程と、前記積層膜を熱処理する工程とを有する化合物半導体装置の電極の製造方法において、前記第2層の厚さが350~1000Åの範囲にあることを特徴とする化合物半導体装置の電極の製造方法。

(2) 前記積層膜を熱処理する工程に赤外線ランプ加熱法レーザービーム加熱法あるいは電子ビーム加熱法を少なくとも用いることを特徴とする特許請求の範囲第1項記載の化合物半導体装置の電極の製造方法。

(3) 前記積層膜を熱処理する工程の温度が450~600℃の範囲にあり、かつ熱処理時間が60秒未満の範囲にあることを特徴とする特許請求の範囲第1項記載の化合物半導体装置の電極の製造方法。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、化合物半導体装置の電極の製造方法に関する。

(従来の技術)

従来、化合物半導体装置においては、そのオーミック電極としてn型GaAsに対するAuGe合金に代表されるAu系合金材料が多用されている。化合物半導体集積回路においては、その配線材料として、上記オーミック電極との整合性の見地から、Auを主体とした金属が用いられている。

しかし、Au系配線材料は、反応性イオンエッチング(RIE)など、化学反応を用いたエッチング難しい。このため、通常、Au系配線材料のパターニングには、イオンミリング法などの物理的エッチング法、又はリフトオフ法が用いられているが、いずれも1μ、又はその以下の微細パターンを形成することが困難であり、かつ生産性が低い、といった問題があった。

一方、Si集積回路の配線材料として一般に用いられているAl系材料は、例えば塩素系ガスを用いたRIEにより容易に微細加工しうる。しかし、AlとAuとを直接接触させると低温で反応し、高抵抗で脆い合金を形成するため、従来、Au系合金材料をオーミック電極に用いた化合物半導体装置にAl系配線を用いることはできなかった。

Al系配線を可能にする手段としては、オーミック電極とAlの間に相互拡散を抑制する金属(バリアメタル)を介在させる方法とAlと整合するオーミック電極を形成する方法がある。前者の場合工程が増えるうえ、前後プロセスとの不整合を生ずるなどの問題がある。後者の例としては、n-GaAs基板側からGe、Ni、Alの順で堆積した後、熱処理して形成したオーミック電極があることが知られている。(I³E EDL-7 411 p. 603, "Al-Ge Ohmic Contacts to n-type GaAs")しかしながらこのオーミック電極においても問題点があり熱処理後の電極I-V特性に再現性がなく、ショットキー接合に近い非直線性の電流電圧特性を示すこ

とが可能となるため、赤外線ランプ加熱やレーザー、電子ビーム加熱を用い熱処理時間を60秒未満としかつこの時の温度を450°C~600°Cにする。

(作 用)

化合物半導体/Ge/Ni/Alの構造で熱処理しオーミック接合となるメカニズムは次のように考えられる。比較的低温でAlがNi層中へ固相拡散していきGeへ達する。この状態でGe-Alの共晶温度に達すると、化合物半導体とGe、Alの液相を形成するかもしれない。化合物半導体中Ge、Alが固相拡散する。このようにして化合物半導体内へGeがドーピングされオーミック特性が得られる。

ここでNi層は化合物半導体表面の自然酸化膜の還元と化合物半導体内より吸い出された物質の還元を行なうことにより、表面モロロジーを良くする役割があり、表面が凸凹になるいわゆるポーリング現象を防止することができる。加えてAlの下層への拡散の障壁ともなっている。これが低抵抗で安定なオーミック特性を得るために極めて重要である。

とがあり、プロセスの安定性に欠けていた。特に熱処理をホットプレートなどの比較的長い時間を要する方法の場合これが顕著である。

(発明が解決するための問題点)

以上説明したように従来の方法においては、安定したオーミック電極を得ることができないという問題があった。

本発明は従来の方法における問題を解決し、常に良好なオーミック特性を安定して得られるようにするものである。

(発明の構成)

(問題を解決するための手段)

本発明は化合物半導体に接触する第1層がGeであり、第2層がNiであり、第3層がAl又はAlを少なくとも含む合金であるオーミック電極において、積層膜の中間層であるNi層の膜厚を350Å以上1000Å以下という範囲で堆積した後熱処理を行う。

又この熱処理を長い時間をかけずに行うことにより上記のNi膜厚にした長所を最大限に生かすこ

Ni膜厚が薄すぎる場合はAl拡散が非常に進みやすく化合物半導体中へAlが過剰に入る。このためAlと化合物半導体がショットキー接合となり、オーミック特性は得られない。一方Ni膜厚が厚すぎる場合は、逆にAlがGe層に達しにくい。このためAl-Geの共晶が起こりにくくオーミック特性が得られない。このためNi膜を350Å~1000Åとすれば適当なAlの拡散が起こり安定したオーミック特性を得られる。又上記のAl拡散を適当な所で止めるためには赤外線ランプやレーザー、電子ビームを用いた短時間熱処理がそのNi膜厚に対する長所を引き出すことができNi膜厚に対応した条件に、熱処理時間60秒未満かつ温度は450°C~600°Cである。

(実施例)

本発明をGaAsへ適用した場合の実施例について述べる。行なった製造方法及びその測定結果を詳しく説明すると、半絶縁性GaAs基板(1)にホトリソグラフィ技術を用いて所望の形状にしたホットレジスト(2)を形成する。これをマスク材として

Si^{+} を加速エネルギー180 KeV ドーズ $3 \times 10^{13} \text{ cm}^{-2}$ の条件で選択イオン注入し、注入層(3)を得る(第1図-(a))。

次にホトレジストを除去したのち $AsH_3 + Ar$ 雰囲気中で820℃のアニールを行い、先のイオン注入層(3)を活性化する。その後全面に適当な膜厚の SiO_2 (4)を被着する。さらにオーミック電極形成領域のみ開口したホトレジスト(5)を形成する(第1図-(b))。

さらに全面にオーミック電極材料を $Ge(6)Ni(7)Al(8)$ の順で被着する。本実施例では Ni の膜厚を 500 \AA とした試料の他比較対照試料として $0 \sim 1200 \text{ \AA}$ の Ni 膜厚の試料も作製した(第1図-(c))。

次に電極形成領域以外のオーミック電極材料 $Ge(6)Ni(7)Al(8)$ をホトレジスト(5)とともに除去する(第1図-(d))。

このようなプロセスを用いて第2図に示すようなオーミックコンタクトの抵抗率測定用のパターンを形成する。(9)はイオン注入領域であり、(10)はオーミック電極領域である。このパターンはオー

性を得ている。

さらに Ni 膜厚を 1000 \AA 以上にした場合は、再びオーミック特性が得られなくなる。これらは、 $Ge-Al$ の共晶に関係しており Ni 膜厚が薄すぎる場合、 Al が Ni 膜をつき抜けて $Al-GaAs$ のショットキー接合が現われる。逆に Ni が厚すぎる場合は Ni が Al の拡散障壁となり $Al-Ge$ の共晶が起こりにくくなることを示している。これらのことより $Ge/Ni/Al$ のオーミック電極材料においては、 Ni 膜厚を 350 \AA 以上 1000 \AA 以下とした場合のみ良好なオーミック特性が得られる。

第5図は Ni 500 \AA として5~30秒のランプアロイをした時のコンタクト抵抗率の温度依存性を示すものである。 $450^\circ\text{C} \sim 600^\circ\text{C}$ の範囲で $10^{-6} \sim 10^{-5} \Omega \cdot \text{cm}$ という小さい値を得ている。

(発明の効果)

上述した本発明によれば、 Ge, Ni, Al を材料として $GaAs$ に対して良好なオーミック接合をなす電極を再現性よく製造することができる。

本発明は上記実施例に限られない。例えば、基

ミック電極間隔を変化させており各々の間隔における抵抗を四端子法を用いて測定することによりイオン注入領域(9)のシート抵抗とオーミックコンタクト抵抗率 P_c (以下 P_c) を分離することが可能である。

このような試料を N_2 雰囲気中の石英管(12)に入れタングステンヘログンランプ(13)により加熱し $n-GaAs$ 導電層(3)とオーミック電極 $Ge(6)Ni(7)Al(8)$ を合金化しオーミック接合を形成した(第3図)。この時の加熱条件は、温度条件 $400^\circ\text{C} \sim 650^\circ\text{C}$ とし時間条件5~120秒と組み合わせて選んだ。

第4図は、上記試料上のオーミック電極間の $I-V$ 特性の合金化温度依存性と Ni 膜厚依存性を調べた結果である。 Ni 膜厚を 300 \AA 以下にした場合、合金化温度を $400^\circ\text{C} \sim 650^\circ\text{C}$ で変化させると始めショットキー接合に近い特性から少しオーミック特性に近い方へ変化するが再びショットキー接合に近い特性を示す。しかしながら Ni 膜厚を 350 \AA 以上 1000 \AA 以下の範囲では最適温度は異なるがある温度条件下で非常に良いオーミック特

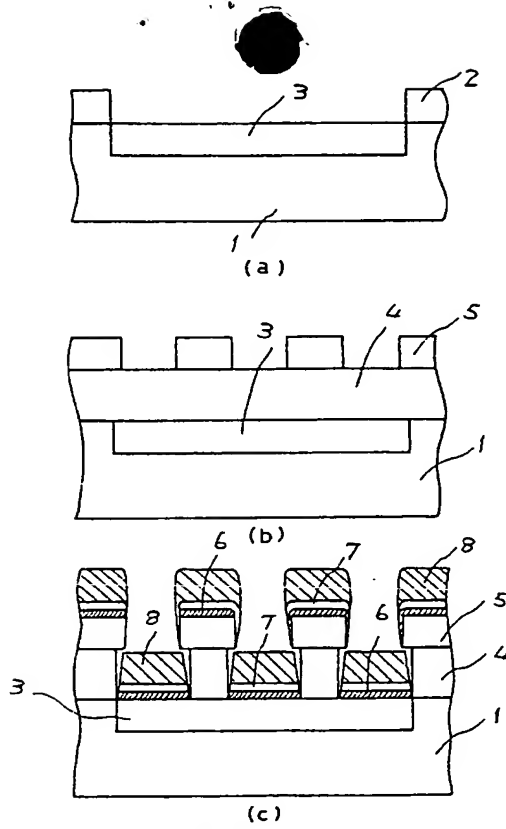
性は $GaAs$ に限らず、 $AlGaAs$ など、本発明の電極と良好なオーミック接合をなすものであればよい。又、熱処理方法も、赤外線ランプに限らず、所定の熱処理条件を与えられるものであればよい。

4. 図面の簡単な説明

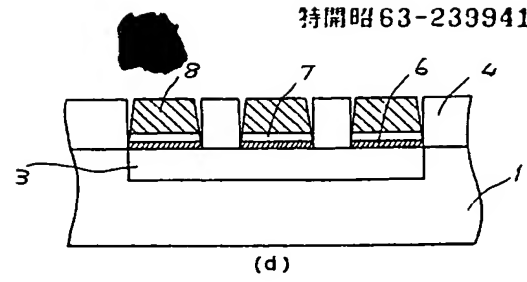
第1図は本発明の一実施例を説明するための工程断面図、第2図はオーミックコンタクトの抵抗率測定用のパターンを示す図、第3図は第1図の方法で得られた試料の熱処理を行う例を示した図、第4図は熱処理後における Ni 膜厚を変えた時の $I-V$ 特性のプロイ温度依存性を示す図、第5図はコンタクト抵抗率のプロイ温度時間依存性を示す図である。

- 1…半絶縁性 $GaAs$ 基板、2…ホトレジスト、
3…イオン注入領域、4… SiO_2 、
5…ホトレジスト、6… Ge 、7… Ni 、8… Al 。

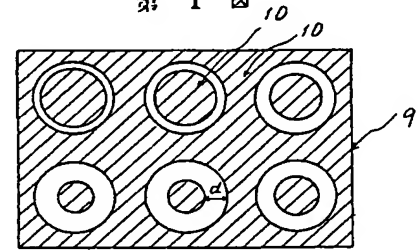
代理人 弁理士 則 近 憲 佑
同 竹 花 喜久男



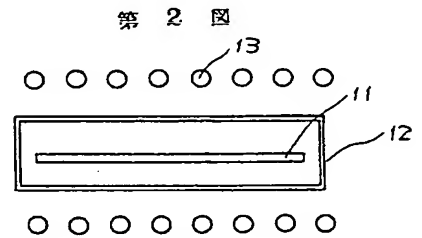
第 1 図



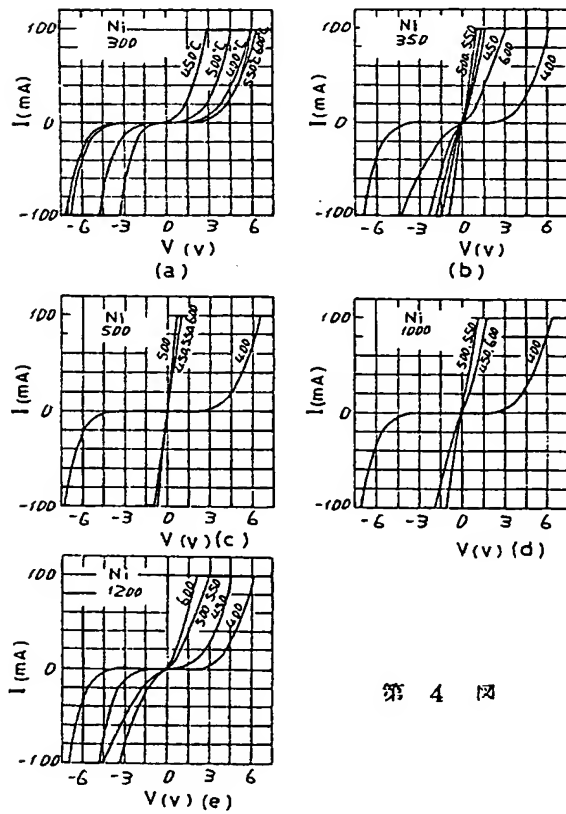
第 2 図



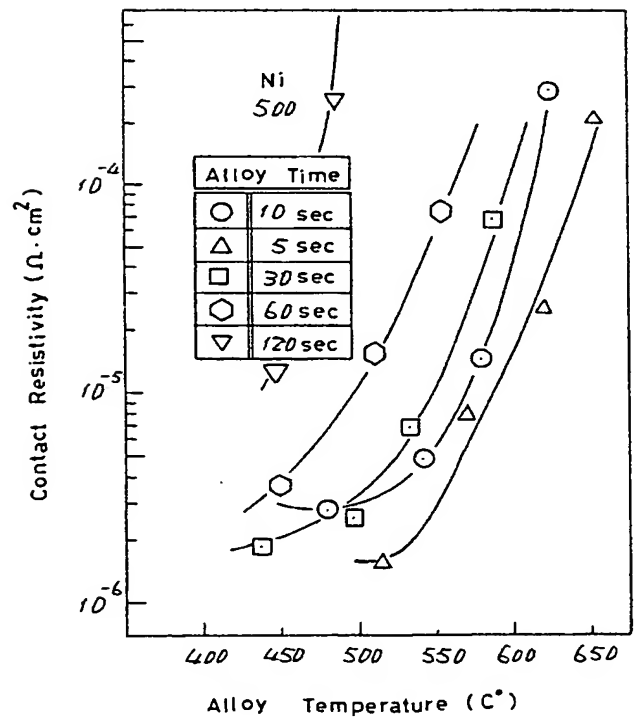
第 3 図



第 4 図



第 4 図



第 5 図